

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-009312
 (43)Date of publication of application : 11.01.2002

(51)Int.CI. H01L 31/04
 C23C 16/24
 H01L 21/205

(21)Application number : 2000-181892 (71)Applicant : FUJI ELECTRIC CORP RES & DEV LTD

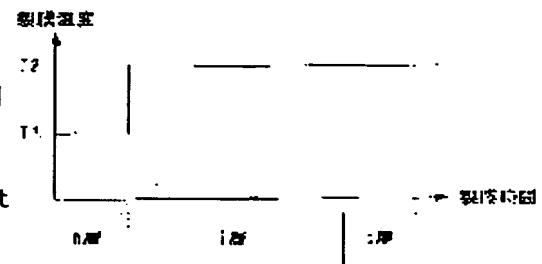
(22)Date of filing : 16.06.2000 (72)Inventor : SASAKI TOSHIAKI

(54) METHOD FOR MANUFACTURING NON-SINGLE CRYSTAL THIN-FILM SOLAR BATTERY

(57)Abstract:

PROBLEM TO BE SOLVED: To improve efficiency in a non-single crystal thin-film solar battery having a pin or pn junction that is made of an amorphous thin film containing a microcrystal phase.

SOLUTION: In the case of the non-single crystal thin-film solar battery where (n), (i), and (p) layers are laminated in this order, the (n) layer or its one portion, or one portion of the (n) and (i) layers is formed at a low substrate temperature T1, and the (i) layer and (p) layer, or the remaining (n), (i), and (p) layers, or remaining (i) and (p) layers are formed at a higher substrate temperature T2 than T1. Especially, T1 should be set to 70-120° C, and T2 should be set to 120-450° C.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-9312

(P2002-9312A)

(43)公開日 平成14年1月11日(2002.1.11)

(51)Int.Cl.
H 01 L 31/04
C 23 C 16/24
H 01 L 21/205

識別記号

F I
C 23 C 16/24
H 01 L 21/205
31/04

テマコト[®](参考)
4 K 0 3 0
5 F 0 4 5
X 5 F 0 5 1
V

審査請求 未請求 請求項の数20 O L (全 11 頁)

(21)出願番号 特願2000-181892(P2000-181892)

(22)出願日 平成12年6月16日(2000.6.16)

(出願人による申告) 国等の委託研究成果に係る特許出願(平成11年度新エネルギー・産業技術総合開発機構(太陽光発電システム実用化技術開発)委託研究、産業活性再生特別措置法第30条の適用をうけるもの)

(71)出願人 000154358

株式会社富士電機総合研究所
神奈川県横須賀市長坂2丁目2番1号

(72)発明者 佐々木 敏明

神奈川県横須賀市長坂2丁目2番 1号株
式会社富士電機総合研究所内

(74)代理人 100088339

弁理士 篠部 正治

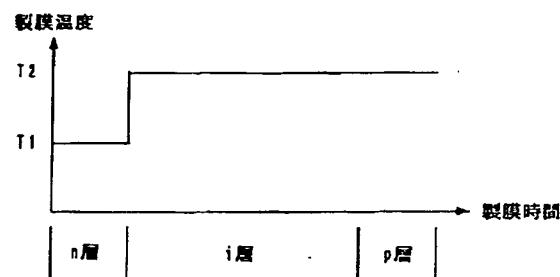
最終頁に続く

(54)【発明の名称】 非単結晶薄膜太陽電池の製造方法

(57)【要約】

【課題】微結晶相を含む非晶質薄膜からなるp i nまたはp n接合を有する非単結晶薄膜太陽電池において、効率の向上を図る。

【解決手段】n層、i層、p層をこの順に積層した非単結晶薄膜太陽電池の場合、n層、またはその一部、或いはn層とi層の一部を低い基板温度T1で製膜し、i層とp層、または残りのn層とi層とp層、或いは残りのi層とp層とをT1より高い基板温度T2で製膜する。特に、T1を70~120°Cとし、T2を120~450°Cとする。



【特許請求の範囲】

【請求項1】基板上に導電膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に透明電極、金属グリッド電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする積層の一部を第一の基板温度で製膜した後、その上に第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする非単結晶薄膜太陽電池の製造方法。

【請求項2】透光性基板上に透明導電膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に金属電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする積層の一部を第一の基板温度で製膜した後、その上に第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする非単結晶薄膜太陽電池の製造方法。

【請求項3】第一導電型層を第一の基板温度で製膜した後、i型半導体層を第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする請求項1または2に記載の非単結晶薄膜太陽電池の製造方法。

【請求項4】第一導電型層の一部を第一の基板温度で製膜した後、第一導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜し、i型半導体層を第一の基板温度より高い基板温度で製膜することを特徴とする請求項1または2に記載の非単結晶薄膜太陽電池の製造方法。

【請求項5】第一導電型層を第二の基板温度より低い基板温度で製膜した後、i型半導体層の一部を第一の基板温度で製膜し、i型半導体層の残部を第一の基板温度より高い第二の基板温度で製膜することを特徴とする請求項1または2に記載の非単結晶薄膜太陽電池の製造方法。

【請求項6】i型半導体層の材質がシリコンまたはシリコン合金であることを特徴とする請求項1ないし5のいずれかに記載の非単結晶薄膜太陽電池の製造方法。

【請求項7】i型半導体層の材質がシリコングルマニウム合金であることを特徴とする請求項6に記載の非単結晶薄膜太陽電池の製造方法。

【請求項8】基板上に導電膜を介して、微結晶相を主とする第一導電型層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に透明電極、グリッド電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする積層の一部を第一の基板温度で製膜した後、その上に第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする非単結晶薄膜太陽電池の製造方法。

【請求項9】透光性基板上に透明導電膜を介して、微結

晶相を主とする第一導電型層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に金属電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする層の一部を第一の基板温度で製膜した後、その上に第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする非単結晶薄膜太陽電池の製造方法。

【請求項10】第一導電型層を第一の基板温度で製膜した後、第二導電型層を第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする請求項8または9に記載の非単結晶薄膜太陽電池の製造方法。

【請求項11】第一導電型層の一部を第一の基板温度で製膜した後、第一導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜し、第二導電型層を第一の基板温度より高い基板温度で製膜することを特徴とする請求項8または9に記載の非単結晶薄膜太陽電池の製造方法。

【請求項12】第一導電型層を第二の基板温度より低い基板温度で製膜した後、第二導電型層の一部を第一の基板温度で製膜し、第二導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜することを特徴とする請求項8または9に記載の非単結晶薄膜太陽電池の製造方法。

【請求項13】第一の基板温度から第二の基板温度への変化の少なくとも一部を連続的におこない、その間も製膜することを特徴とする請求項1ないし12のいずれかに記載の非単結晶薄膜太陽電池の製造方法。

【請求項14】第一の基板温度を70°C以上、120°C未満の温度とすることを特徴とする請求項1ないし13のいずれかに記載の非単結晶薄膜太陽電池の製造方法。

【請求項15】第二の基板温度を120°C以上、450°C未満の温度とすることを特徴とする請求項14に記載の非単結晶薄膜太陽電池の製造方法。

【請求項16】第一導電型層の材質がシリコンまたはシリコン合金であることを特徴とする請求項1ないし15のいずれかに記載の非単結晶薄膜太陽電池の製造方法。

【請求項17】第一導電型層の材質がシリコン合金であり、シリコンオキサイド、シリコンカーバイド、シリコニアイトライドのいずれかであることを特徴とする請求項16に記載の非単結晶薄膜太陽電池の製造方法。

【請求項18】第二導電型層が非晶質膜または微結晶相を含む非晶質膜であることを特徴とする請求項1ないし17のいずれかに記載の非単結晶薄膜太陽電池の製造方法。

【請求項19】第二導電型層の材質がシリコンまたはシリコン合金であることを特徴とする請求項18に記載の非単結晶薄膜太陽電池の製造方法。

【請求項20】第二導電型層の材質がシリコン合金であり、シリコンオキサイド、シリコンカーバイド、シリコニアイトライドのいずれかであることを特徴とする請求

項19に記載の非単結晶薄膜太陽電池の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、非単結晶膜を主材料とし、p i nまたはp n接合構造を有する非単結晶薄膜太陽電池の製造方法に関する。

【0002】

【従来の技術】非単結晶薄膜を用いた薄膜太陽電池、特にシリコン系の非晶質薄膜であるアモルファスシリコン（以下a-Siと記す）、微結晶相を主とするシリコン（一部にa-Si膜を含むという意味で微結晶を主とするといふ。以下μc-Siと記す）、薄膜多結晶シリコン等の非単結晶薄膜を主材料としたp i n接合構造を有する非単結晶薄膜太陽電池は、単結晶シリコンの太陽電池と比較して、大面積に、低温で、安価に作成できることから、電力用の大面積薄膜太陽電池として期待されている。

【0003】しかし、a-Siを用いた太陽電池では、長時間の光照射に対して太陽電池の効率が低下するいわゆるSteabler-Wronski効果によって、効率が初期よりも低下する問題がある。この問題に関し近年、p i n型太陽電池のドープ層であるp型半導体層（以下p層と略す）、n型半導体層（以下n層と略す）および実質的に真性な高比抵抗層（以下i層と記す）の材料として、μc-Siを適用することにより、光劣化がない太陽電池が作成可能なことが報告された〔J.Meier, P. Torres, R.Platz, S. Dubail, U. Kroll, A.A. Anna Selvan, N. Pellaton Vaucher Ch. Hof, D. Fischer, H. Keppner, A. Shah, K.D. Ufert, P. Giannoules, J.Koehler, Mat. Res. Soc. Symp. Proc. Vol.420, 1996, pp.3参照〕。

【0004】μc-Si膜はa-Siと異なり、光照射に対して導電率が低下しないことから、μc-Siを適用した太陽電池で、光劣化が抑制されたと考えられる。また、μc-Siの光吸収係数はa-Siと比較して、短波長側では小さく、長波長側では大きい。μc-Siをp i n型太陽電池の光吸収層であるi層に適用することにより、長波長光の利用が可能となり、短絡電流密度（以下J_{sc}と記す）の増大を図ることができる。

【0005】一方、μc-Siを光入射側のp層もしくはn層に用いることによって、短波長側の光吸収損の低減によるJ_{sc}の増大を図ることができる。更に、拡散電位の増大による開放電圧（以下V_{oc}と記す）の向上が図られるという効果がある。また、光入射と反対側のp層もしくはn層に用いることによって、拡散電位の増加によるV_{oc}の増加、下地電極との接触抵抗の低減による曲線因子（以下FFと記す）、J_{sc}の増加が図られる。また、2層以上積層した場合のトンネル接合層とすれば、FF、J_{sc}の増加が図られる。

【0006】しかし、μc-Si膜の作製条件によっては、実際には製膜初期にa-Si膜が形成される問題がある。図15は、μc-Siをn層、i層、p層の順に、基板温度2

50°Cで積層した薄膜太陽電池の断面の透過電子顕微鏡（以下TEMと記す）写真的模式図である。倍率は約20万倍である。微結晶形成の製膜条件を選んでいるにもかかわらず、n層の製膜初期はa-Siになっており、場所によってはi層中も一部a-Siになっている。

【0007】そしてこの薄膜太陽電池の効率（以下EFFと記す）は2.1%と低い値に留まった。製膜初期のa-Si膜は、作成条件により数100nmに及ぶことから、設計どおりの厚さのμc-Si膜が作成できないという問題を誘起することもある。たとえ、厚さが薄くても、この初期a-Si膜が形成されると、欠陥が多く、導電率が低いために抵抗損失が大きくなり、FF、J_{sc}が低下する。また、このa-Si膜とμc-Si膜のi層との界面の欠陥密度が高くなり、セルの特性が低下する。さらに、透光性基板上に光入射側から順に製膜した場合には、この初期a-Si膜の吸収係数が大きいため、J_{sc}が低下する。

【0008】製膜初期の非晶質膜を抑制し、a-Siのi層上に始めから（微結晶を含んだ）μc-Si膜を作成する試みとして、μc-Si膜製膜前のi層表面の水素プラズマによる処理が行われているが、確かな効果はいまだ確認されていない。また、Pellatonらはa-Siのi層表面の二酸化炭素（以下CO₂と記す）プラズマ処理により、タンデムセルのトンネル接合層を目的としたμc-Siのn層を10nm以下の膜厚で形成可能と報告している〔N. Pellaton Vaoucher, B. Rech, D. Fischer, S. Dubail, M. Goetz, H. Keppner, C. Beneking, O. Hadjadj, V. Shklover and A. Shah, Technical Digest of 9th Int. Photovoltaic Science and Engineering Conf., Miyazaki, Nov. 11-15, 1996, pp.651参照〕。

【0009】しかし、作成法上、CO₂プラズマで界面に形成される層の組成、膜厚等の制御が困難であり、制御性、再現性に問題がある。下地としてはa-Si層の場合だけで、ガラスや金属電極、透明電極への適用の可否は何ら示されていない。発明者らは、p層にμc-Siを適用し、p層とi層との界面にアモルファスシリコンオキサイド（以下a-SiOと記す）のp/i界面層を設けたp i n型セルの構成で、μc-Siのp層を85°C前後の低温で作成することにより、製膜初期のa-Si膜の形成を抑制でき、p層にa-SiOを用いた場合よりもV_{oc}が向上することを報告している〔T. Sasaki, S. Fujikake, K. Tabuchi, T. Yoshida, T. Hama, H. Sakai and Y. Ichikawa, J. Non-Cryst. Solids, (1999), to be published; T. Sasaki, S. Fujikake, K. Tabuchi, T. Yoshida, T. Hama, H. Sakai and Y. Ichikawa, Tech. Digest of 11th Int. Photovoltaic Science and Engineering Conf., Sapporo, Japan, Sept. 20-24, (1999), to be published参照〕。

【0010】そして、初期a-Si膜がないμc-Si膜のp層を形成するとともに、p/i界面層のa-SiOの厚さを適当な範囲にすることによって、p層としてa-SiOを用い

た場合よりも効率を向上させた薄膜太陽電池を、先に出願した（特願2000-013122号）。

【0011】

【発明が解決しようとする課題】特願2000-013122号は、a-Si膜の上に界面層としてa-SiO_xを形成した場合であり、下地をガラスや金属電極、透明電極として低温で製膜する場合は含まれていない。発明者らは、下地がガラスや金属電極、透明電極の場合についても同様の実験をおこなった。

【0012】図16は、金属膜の下部電極2上に、μc-Siのn層3、i層4、p層5をこの順に、基板温度85°Cで積層した太陽電池の断面TEM写真の模式図である。基板温度を低くすることによって、確かに製膜初期から微結晶になっているが、セル全体にわたって結晶粒径が小さくなっている。このため、セルのEffは1.5%と基板温度250°Cで積層した図15のものよりも低くなってしまった。

【0013】前項で述べたように、μc膜を高温で製膜すると、製膜初期に非晶質膜が形成される問題がある。そしてこの非晶質膜が形成されると、様々な機構によりFF、J_{sc}が低下するなどセルの特性に悪影響を与える。一方、初期製膜層から微結晶になるように低い基板温度で形成すると、セル全体にわたって結晶粒径が小さくなり、やはりセルの特性が低下した。

【0014】本発明の目的は、製膜初期の非晶質膜形成を抑制するとともに、微結晶の粒径を大きく保ち、FF、J_{sc}等の特性を低下させず、総合的にセル効率の向上が図れる非単結晶薄膜太陽電池の製造方法を提供することにある。

【0015】

【課題を解決するための手段】上記課題解決のため本発明は、基板上に金属電極膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に透明電極、金属グリッド電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする積層の一部を第一の基板温度で製膜した後、その上に第一の基板温度より高い第二の基板温度で製膜するものとする。

【0016】透光性基板上に透明導電膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に金属電極を形成してなる非単結晶薄膜太陽電池においても同様とする。具体的には例えば、第一導電型層を第一の基板温度で製膜した後、i型半導体層を第一の基板温度よりも高い第二の基板温度で製膜しても良いし、第一導電型層の一部を第一の基板温度で製膜した後、第一導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜し、i型半導体層を第一の基板温度より高い基板温度で製膜してもよ

い。

【0017】第一導電型層を第二の基板温度より低い基板温度で製膜した後、i型半導体層の一部を第一の基板温度で製膜し、i型半導体層の残部を第一の基板温度よりも高い第二の基板温度で製膜してもよい。また、基板上に金属電極膜を介して、微結晶相を主とする第一導電型層、第二導電型層を積層し、更に透明電極、グリッド電極を形成してなる非単結晶薄膜太陽電池の場合には、第一導電型層を第一の基板温度で製膜した後、第二導電型層を第一の基板温度よりも高い第二の基板温度で製膜しても良いし、第一導電型層の一部を第一の基板温度で製膜した後、第一導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜し、第二導電型層を第一の基板温度よりも高い基板温度で製膜しても良い。

【0018】第一導電型層を第二の基板温度より低い基板温度で製膜した後、第二導電型層の一部を第一の基板温度で製膜し、第二導電型層の残部を第一の基板温度よりも高い第二の基板温度で製膜しても良い。プラズマCVD、熱CVD、光CVD等でμc-膜、例えばμc-Siを作成するときは、原料ガスの水素化珪素を水素で希釈する。水素原子は製膜表面の活性化と同時に膜のエッチングを同時に起こると考えられている。a-Siのエッチングレートは、μc-Siに比べて速く、低温ほど速くなる〔例えば、H. N. Wanka and M. B. Schubert, Mat. Res. Soc. Symp. Proc. 467, 1997, pp.651参照〕。

【0019】従って、低温で微結晶薄膜を作成すると、エッチング作用が強くなり、実質的に初期のa-膜の製膜が起こらず、μc-膜のみ形成される。一旦、表面がμc-膜で覆われると、その後により高い温度で微結晶膜をしても、それを核にして成長するので、非晶質膜の形成を抑制し、結晶性のよい微結晶膜を形成できる。また、製膜温度が高いほど結晶粒径が大きくなり、結晶性、光電特性が改善される。製膜初期に低温で微結晶を作成し、その後により高い温度で微結晶を製膜すると、製膜初期の微結晶膜についても、アニール効果によって結晶性が改善される。

【0020】この作用は、透光性基板上に透明導電膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に金属電極を形成した非単結晶薄膜太陽電池においても同様である。i型半導体層を有する非単結晶薄膜太陽電池の場合にはi型半導体層の材質がシリコンまたは、シリコングルマニウム合金等のシリコン合金であるものとする。

【0021】i型半導体層がシリコンであるとき所期の効果がもたらされることとは後述の実施例で実証される。シリコンと類似した性質を持ち、かつバンドギャップが小さく吸収の大きいシリコングルマニウム合金等のシリコン合金の場合も同様の効果が期待できる。第一の基板温度から第二の基板温度への変化の少なくとも一部を連

続的におこない、その間も製膜することもできる。

【0022】そのようにすれば、セル効率向上に効果があるだけでなく、セル作成時間の短縮に効果がある。第一の基板温度は、70°C以上、120°C未満の温度とする。基板温度70~120°Cで製膜すれば、エッティング作用が強くなり、実質的に初期のa-膜が製膜されず、初期から微結晶を含んだμc-膜が形成される。70°C未満の低温ではエッティング作用が強すぎて、μc-膜の形成も阻害される。一方120°Cを超える高温では、エッティング作用が不十分でa-膜が残る。

【0023】第二の基板温度は、120°C以上、450°C未満の温度とする。一旦、表面がμc-膜で覆われると、それを核にして、高温でも微結晶が成長する。そして、製膜温度が高いほど結晶粒径が大きくなり、結晶性、光電特性も改善される。120°C未満の温度では、十分な結晶粒成長が起きない。他方、450°Cを超える高温では、核発生が多すぎてやはり微細な結晶になってしまう。

【0024】第一導電型層や第二導電型層の材質が、シリコンまたはシリコンオキサイド、シリコンカーバイド、シリコンナイトライド等のシリコン合金であるものとする。第一導電型層や第二導電型層がシリコンであるとき所期の効果がもたらされることは後述の実施例で実証されている。シリコンと類似した性質を持ち、かつバンドギャップが大きく吸収の少ないシリコンオキサイド、シリコンカーバイド、シリコンナイトライド等のシリコン合金の場合も同様の効果が期待できる。特に第二導電型層は、μc-膜だけでなく、a-膜でもよい。

【0025】

【発明の実施の形態】以下図面を参照しながら本発明の実施の形態を説明する。

【実施例1】μc-Siを主体とする太陽電池の試作実験について述べる。図2は本発明にかかる第一の実施例の非単結晶薄膜太陽電池の断面図である。以下にその製造工程を説明する。

【0026】基板にはガラス基板1を用いた。ガラス基板1上に、金属電極2としてスパッタリング法により膜厚100~200nmの銀(Ag)膜を製膜する。アルミニウム等の他の金属膜を用いることもできる。蒸着で製膜することもできる。次にプラズマCVD法により、第一導電型層としてμc-Siのn層3、μc-Siのi層4、第二導電型層としてμc-Siのp層5を順次形成する。図1はその製膜時の温度プログラム図である。すなわち、n層3形成時は70~120°Cの低い基板温度であるT1で製膜し、i層4およびp層5はT1より高いT2の基板温度で製膜した。ここでは、T1として100°C、T2として250°Cの基板温度とした。圧力は13~650Paである。

【0027】先ず、μc-Siのn層3は、モノシリラン(以下SiH₄と記す)ガス1~200ml/min、フォスフィ

ン(以下PH₃と記す)ガス0.01~20ml/min、水素(以下H₂と記す)100~2000ml/minの混合ガスを用いて、10~50nm形成する。続いて基板温度を250°Cに上げてμc-Siのi層4を、SiH₄ガス1~200ml/min、H₂ガス100~2000ml/minの混合ガスを用いて、500~5000nm形成する。続いてμc-Siのp層5をSiH₄ガス1~200ml/min、ジボラン(以下B₂H₆と記す)0.01~20ml/min、H₂100~2000ml/minの混合ガスを用いて、10~50nm形成する。成膜速度は、ガス量や印加する電力に依存するが、0.5~2nm/minである。

【0028】つづいて、透明電極6をスパッタ法により形成する。具体的には、膜厚60~80nmの酸化インジウム錫(以下ITOと記す)を形成する。透明電極6としては、酸化亜鉛(ZnO)等を用いることもでき、また製膜法としては、蒸着法でもよい。最後に透明電極6の上に、金属のグリッド電極7を形成する。μc-Siのn層3の製膜は、70~120°Cの温度範囲でおこなうことが重要である。温度を120°Cより高くすると、製膜初期に非晶質層ができることが透過電子顕微鏡観察により観測され、そのようなμc-Siをもつセルでは特性が低下した。120°Cより低温で微結晶薄膜を作成すると、エッティング作用が強くなり、実質的に初期の非晶質膜の製膜が起らず、微結晶薄膜のみ形成される。但し、70°Cより低くすると、微結晶薄膜に空孔の発生が、透過電子顕微鏡により観察され、セル特性も低下した。70~120°Cの範囲では、空孔の発生も、製膜初期の非晶質層の発生も抑制できる。

【0029】本実施例では基板温度が低いので問題となる初期遷移層が存在しない。実際に断面を透過電子顕微鏡観察により確認した。微結晶相の含有率は、80%以上である。図3は、図1の非単結晶薄膜太陽電池の断面TEM写真の模式図である。倍率は約20万倍である。

【0030】図15で見られた製膜初期のa-Si膜がなく、金属電極2上に直接μc-Siのn層3が成長していることがわかる。更に基板温度を250°Cに上げて製膜したi層4、p層5では結晶粒が大きくなっている。粒界部分にa-Si相が極く僅かに残っているだけで、ほとんど多結晶膜と言えるほどである。このセルは、効率5.2%を示し、基板温度を250°Cとして作成した図14のセルの2.1%を大幅に上回った。

【0031】【実施例2】図4は、本発明の第二の製造方法にかかる製膜時の基板温度の温度プログラム図であり、図5は、その製法による非単結晶薄膜太陽電池の断面図である。μc-Siのn層3を100°Cで形成し、μc-Siのi層4を250°Cで形成するまでは実施例1と同じであるが、その上にa-SiOのp層8を200°Cで形成した。

【0032】このセルも製膜初期から微結晶を形成した。セル効率Effは5.6%であった。p層8としてa-

SiO を用いることにより、 $\mu\text{-Si}$ のp層とした場合よりバンドギャップが大きく、 J_{sc} が大きくなつたためである。

【実施例3】図6は、本発明の第三の製造方法にかかる製膜時の基板温度の温度プログラム図であり、図7は、その製法による非単結晶薄膜太陽電池の断面図である。

【0033】ガラス基板1の上に、金属電極2を形成するまでは実施例1と同じであるが、その上への第一導電型層である $\mu\text{-Si}$ のn層の製膜時に、基板温度をT1からT2へと変化させたものである。T1は70～120°Cの温度、T2はT1より高い温度である。本実施例ではT1=70°C、T2=250°Cとした。図7では、基板温度がT1でのn層を初期n層301、T2でのn層を後期n層302と表した。その上の $\mu\text{-Si}$ のi層4およびp層5はいずれも250°Cで製膜した。

【0034】このセルも製膜初期からほぼ微結晶であったが、セル効率Effは4.8%であった。実施例1の非単結晶太陽電池よりEffがやや低かったのは、基板温度T1で製膜した初期n層301の厚さが薄く、微結晶粒の成長が不十分で、金属電極2が微結晶で全面的に覆われず、a-Si膜が残ったためかと考えられる。

【0035】この例では、i層製膜温度も250°Cとしたが、後期n層成膜時のT2とi層の製膜温度とは必ずしも同一でなくてもよい。

【実施例4】図8は、本発明の第四の製造方法にかかる製膜時の基板温度の温度プログラム図であり、図9は、その製法による非単結晶薄膜太陽電池の断面図である。

【0036】実施例3と同様に第一導電型層である $\mu\text{-Si}$ のn層の製膜時に、基板温度をT1からT2へと変化させたものであり、低温での初期n層301と後期n層303とからなっている。異なる点は、初期n層301をT1=100°Cで形成した後、後期n層303の製膜時に基板温度を連続的にT1=100°CからT2=250°Cに変化させた点である。

【0037】基板温度を連続的に変えることによって、後期n層303の形成がより連続的にスムーズにおこなわれる。このセルも製膜初期からほぼ微結晶であったが、セル効率Effは5.2%であった。実施例2のようにステップ的に基板温度を変える場合は、基板温度がT2に達するまで製膜を中断する必要があるが、本例では製膜を連続して行うことが可能でより短時間でセルを形成できる。

【0038】ここでは、温度を直線的に変化させたが、温度変化はそれに限らずさまざまなパターンを取り得る。

【実施例5】図10は、本発明の製造方法にかかる製膜時の基板温度の温度プログラム図であり、図11は、その製法による第五の非単結晶薄膜太陽電池の断面図である。

【0039】ガラス基板1の上に、金属電極2を形成

し、基板温度T1で第一導電型層である $\mu\text{-Si}$ のn層3を製膜するまでは実施例1と同じであるが、その上への $\mu\text{-Si}$ のi層の製膜時に、基板温度をT1からより高いT2へと変化させたものである。T1は70～120°Cの温度、T2はT1より高い温度である。本実施例ではT1=100°C、T2=250°Cとした。ここでは、初期i層製膜温度をT1と同じとしたが、n層成膜時の温度と初期i層の製膜温度とは必ずしも同一でなくてもよい。

【0040】図11では、基板温度がT1でのi層を初期i層401、T2でのi層を後期i層402と表した。その上の $\mu\text{-Si}$ のp層5は250°Cで製膜した。このセルも製膜初期から微結晶を形成した。セル効率Effは6.4%であった。更に、p層5の製膜温度を250°Cとしたが、p層5の製膜温度は、必ずしもT2と同一でなくてもよい。

【0041】【実施例6】図12は、本発明の製造方法にかかる第六の非単結晶薄膜太陽電池の断面図である。実施例1と同様に、 $\mu\text{-Si}$ のn層3を100°Cで、 $\mu\text{-Si}$ のi層4を250°Cで、 $\mu\text{-Si}$ のp層5を250°Cで順次形成した上にさらに、a-Siのn層9を200°Cで、a-Siのi層10を200°Cで、a-Siのp層11を200°Cで形成した。この構造により、二層タンデムセルが形成され、シングルセルよりも変換効率向上を図ることが可能となる。 $\mu\text{-Si}$ のp i n層3～5がボトムセルとして動作し、a-Siのp i n層9～11は、トップセルとして動作する。セル効率Effは9.5%であった。

【0042】実施例5のように、ボトムセルの $\mu\text{-Si}$ のi層を、製膜時に基板温度を変化させ、低温での初期i層と高温での後期i層とすれば、更に効率の向上が可能であると考えられる。T1からT2に連続的に基板温度を変化させてよい。ここまで例では基板上に、n層、i層、p層の順に積層したセルの例を示したが、p層、i層、n層の順に積層しても同様の効果が得られることは言うまでもない。

【0043】高比抵抗層のi層としては、 $\mu\text{-Si}$ より長波長の吸収係数を大きくする目的で、 $\mu\text{-Si}$ 合金、例えば $\mu\text{-SiGe}$ 等を用いることが望ましい。また、透光性基板を用いて、光の入射を基板を通して行う場合は、第一導電型層としては、実施例で挙げた $\mu\text{-Si}$ の他に、 $\mu\text{-Si}$ より透光性の高い $\mu\text{-Si}$ 合金を用いることができる。具体的には、 $\mu\text{-SiO}$ 、 $\mu\text{-SiC}$ 、 $\mu\text{-SiN}$ 等が挙げられる。

【0044】【実施例7】図13は、本発明の製造方法にかかる製膜時の基板温度の温度プログラム図であり、図14は、その製法による第七の非単結晶太陽電池の断面図である。この例は、これまでのp i n型セルと違ってp n型セルとなっている。以下に製造方法を記す。

【0045】ガラス基板1上に、金属電極2としてスパッタリング法により膜厚100～200nmの銀(Ag)

膜を製膜する。アルミニウム等の他の金属膜を用いることもでき、また、蒸着で製膜することもできる。次にプラズマCVD法により、第一導電型層として μ c-Siのn層13、第二導電型層として μ c-Siのp層15を順次形成する。

【0046】n層13の形成時は70～120°Cの低い基板温度T1に保ち、p層15はT1より高いT2の基板温度で製膜した。ここでは、T1として100°C、T2として250°Cの基板温度とした。圧力は13～650Paである。 μ c-Siのn層13は、SiH₄ガス1～200ml/min、PH₃ガス0.01～20ml/min、H₂100～2000ml/minの混合ガスを用いて、500～5000nm形成する。続いて基板温度を250°Cに上げて μ c-Siのp層15をSiH₄ガス1～200ml/min、B₂H₆ガス0.01～20ml/min、H₂100～2000ml/minの混合ガスを用いて、500～5000nm形成する。

【0047】続いて透明電極6をスパッタ法により形成する。具体的には、膜厚60～80nmのITO膜を形成する。透明電極6としては、ZnO等を用いることもでき、また製膜法としては、蒸着法でもよい。最後に透明電極6の上に、金属のグリッド電極7を形成する。pn型のセルにおいても、製膜初期から微結晶層になり、かつ結晶粒径が大きくなり、セル効率Effは4.5%と良好なセル特性を示した。

【0048】このpn型のセルにおいても、第二の実施例と同様に、70～120°Cの低い基板温度であるT1で第一導電層の初期n層を形成し、T1より高い基板温度T2に昇温して第一導電層の後期n層を形成した後、その上に第二導電層を形成しても、良好なセル特性が得られる。また、70～120°Cの低い基板温度T1で第一導電層および第二導電層の初期p層を形成した後、T1より高い基板温度T2に昇温して第二導電層の後期p層を形成しても、良好なセル特性が得られる。また、実施例4のようにT1からT2にかけて連続的に基板温度を変化させてもよい。

【0049】実施例7では、n層13、p層15の順に積層したセルの例を示したが、p層、n層の順に積層しても同様の効果が得られることは言うまでもない。以上、本実施例ではガラス基板等の透光性基板を用いたサブストレート型の太陽電池について述べた。しかしながら、不透光性基板を使った場合も μ c-Siを適用すると同様な現象がみられており、本発明は有効である。

【0050】また、透光性基板を用いて、光の入射をその基板を通して行う構造の太陽電池においても有効であり、特にその場合は、微結晶相を主とする(μ c膜)第一導電層としては、 μ c-Siより透光性の高い微結晶シリコン合金、具体的には μ c-SiO、 μ c-SiC、 μ c-SiNなどを用いることが望ましい。

【0051】

【発明の効果】以上説明したように本発明によれば、基板上に導電膜を介して、微結晶相を主とする第一導電型層、微結晶相を主とし実質的に真性なi型半導体層、および第一導電型層と逆の導電型の第二導電型層を積層し、更に透明電極、金属グリッド電極を形成してなる非単結晶薄膜太陽電池の製造方法において、微結晶相を主とする積層の一部を第一の基板温度で製膜した後、その上に第一の基板温度よりも高い第二の基板温度で製膜することによって、従来の一つの基板温度で製膜したときに問題となっていた非晶質相の発生や、微結晶の成長不良が大幅に改善され、その結果、Effを大幅に改善することが可能となった。

【0052】第一導電型層を第一の基板温度で製膜した後、i型半導体層を第一の基板温度より高い第二の基板温度で製膜しても良いし、第一導電型層の一部を第一の基板温度で製膜した後、第一導電型層の残部を第一の基板温度より高い第二の基板温度で製膜し、i型半導体層を第一の基板温度より高い基板温度で製膜しても良い。また第一導電型層を第二の基板温度より低い基板温度で製膜した後、i型半導体層の一部を第一の基板温度で製膜し、i型半導体層の残部を第一の基板温度より高い第二の基板温度で製膜しても良い。

【0053】特に、第一の基板温度を70～120°Cとし、第二の基板温度を120～450°Cとすることによって、製膜初期の非晶質層の発生が抑制され、製膜初期から微結晶層が形成される。一旦微結晶層が基板表面を覆うと、それが核になるので高温でも非晶質層は形成されず、その上に結晶性のよい微結晶膜を形成できて、結晶粒径が大きくなり、結晶性、光電特性が改善される効果がある。初期の微結晶層についても、製膜温度より高い温度でアニールされるので微結晶粒が成長し、セルの効率向上に効果がある。

【0054】第一の基板温度から第二の基板温度への温度変化の少なくとも一部を連続的にし、その間も製膜することによって、セル効率向上に効果があるとともに、セル作成時間を短縮できる。透光性基板を用いて、光の入射をその基板を通しておこなう構造の非単結晶薄膜太陽電池においても本発明は同様に有効であり、第一の基板温度とそれより高い第二の基板温度で製膜することによって、セル効率向上に効果がある。

【0055】従って本発明は、高効率の非単結晶薄膜太陽電池の構造および製造方法に関し、重要な発明である。

【図面の簡単な説明】

【図1】本発明実施例1の非単結晶太陽電池の製膜時の温度プログラム図

【図2】実施例1の非単結晶太陽電池の断面図

【図3】実施例1の非単結晶太陽電池のTEM写真の模式図

【図4】本発明実施例2の非単結晶太陽電池の製膜時の

温度プログラム図

【図5】実施例2の非単結晶太陽電池の断面図

【図6】本発明実施例3の非単結晶太陽電池の製膜時の

温度プログラム図

【図7】実施例3の非単結晶太陽電池の断面図

【図8】本発明実施例4の非単結晶太陽電池の製膜時の

温度プログラム図

【図9】実施例4の非単結晶太陽電池の断面図

【図10】本発明実施例5の非単結晶太陽電池の製膜時

の温度プログラム図

【図11】実施例5の非単結晶太陽電池の断面図

【図12】本発明実施例6の非単結晶太陽電池の断面図

【図13】本発明実施例7の非単結晶太陽電池の製膜時

の温度プログラム図

【図14】実施例5の非単結晶太陽電池の断面図

【図15】従来例の非単結晶太陽電池の断面TEM写

真の模式図

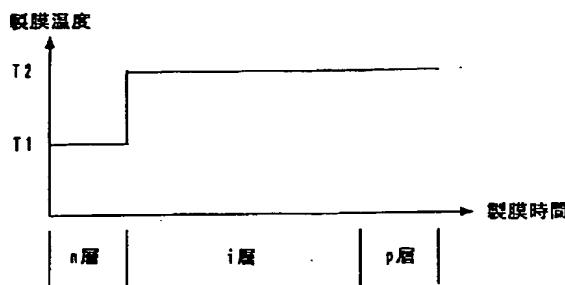
* 【図16】別の従来例の非単結晶太陽電池の断面TEM写真の模式図

【符号の説明】

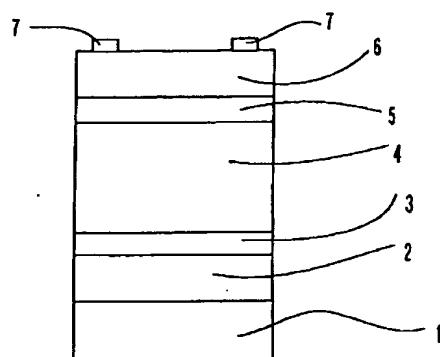
1	ガラス基板
2	金属電極
3、13	n層 (μ c-Si)
4	i層 (μ c-Si)
5、15	p層 (μ c-Si)
6	透明電極
10	グリッド電極
7	p層 (a-SiO _x)
8	n層 (a-Si)
9	i層 (a-Si)
10	初期n層 (μ c-Si)
301	後期n層 (μ c-Si)
302、303	初期i層 (μ c-Si)
401	後期i層 (μ c-Si)
402	初期p層 (μ c-Si)

*

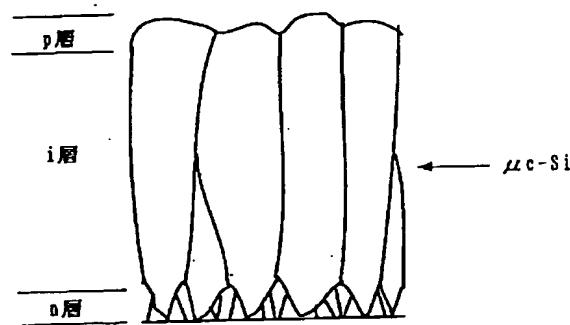
【図1】



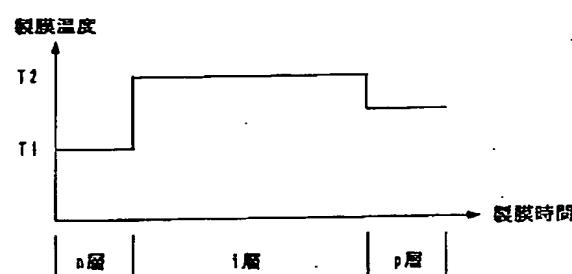
【図2】



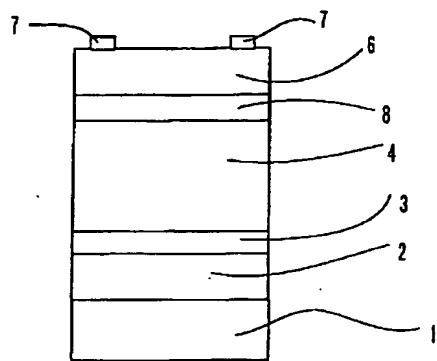
【図3】



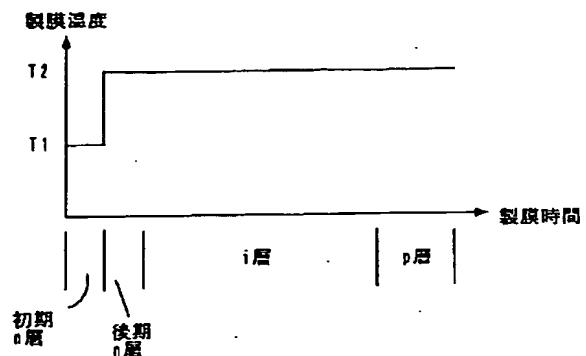
【図4】



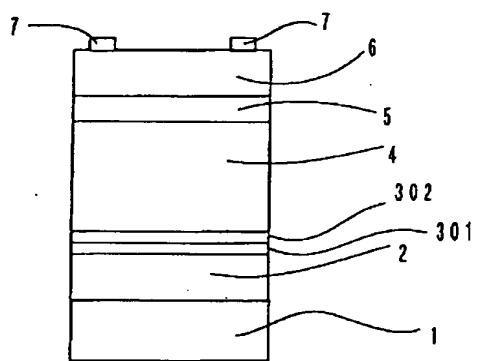
【図5】



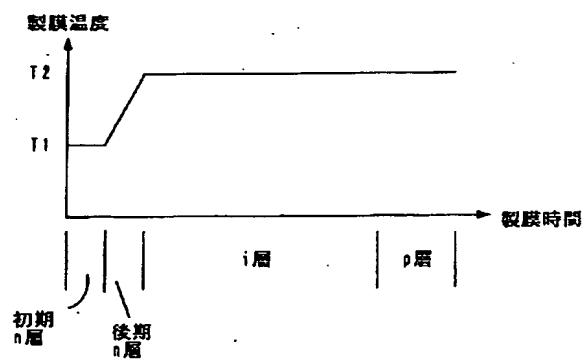
【図6】



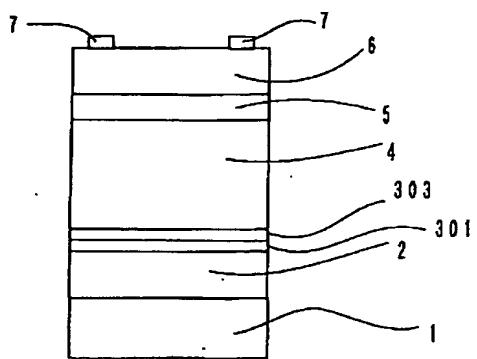
【図7】



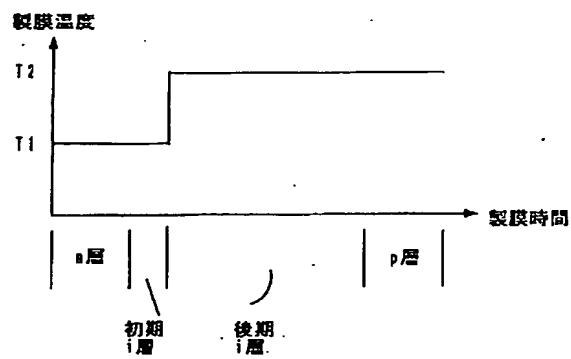
【図8】



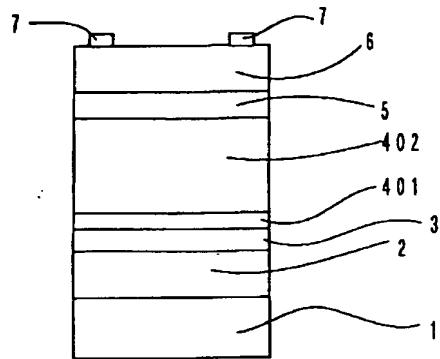
【図9】



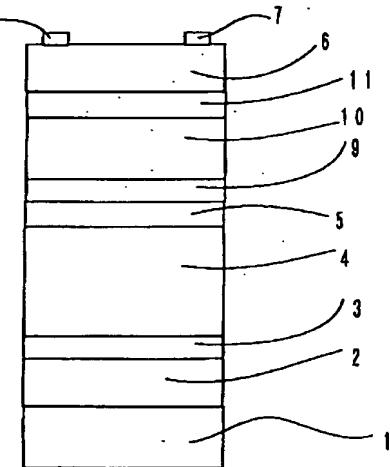
【図10】



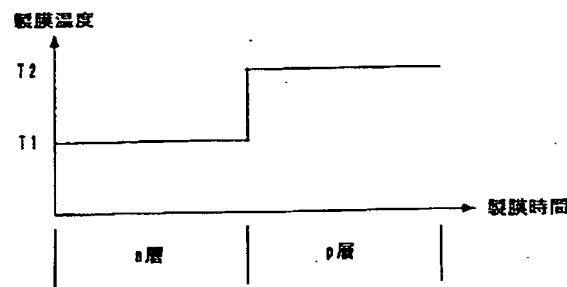
【図11】



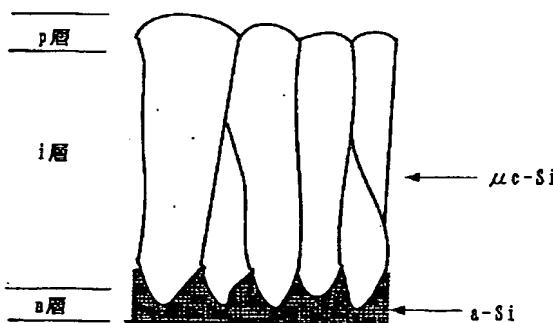
【図12】



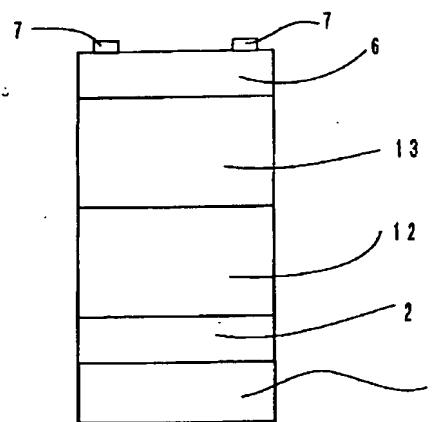
【図13】



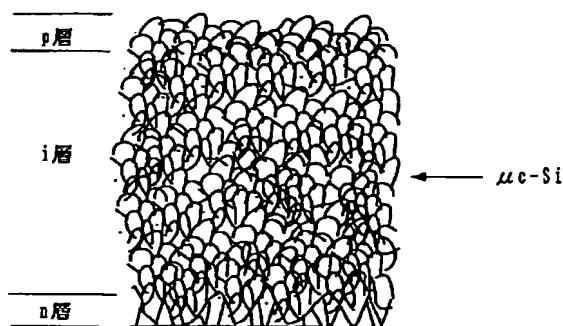
【図15】



【図14】



【図16】



フロントページの続き

F ターム(参考) 4K030 BA09 BA29 BA30 BA37 BA40
BA44 BB03 BB05 BB12 HA02
JA10 LA16
5F045 AA03 AA08 AA11 AB03 AC01
AC19 AD04 AD05 AD06 AD07
AD08 AE17 AE19 AE21 AF07
BB12 CA13 DA52 DA61
5F051 AA04 AA05 AA16 CB12 CB24
CB29 DA03 DA04 FA04 FA06
GA03 GA06